

# 南京航空航天大学

## 2013 年硕士研究生入学考试初试试题 ( A 卷 )

科目代码: 978

科目名称: 数字电路 (专业学位)

满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

1. 试设计一位 8421BCD 码加法器。  
(1) 给出一位 8421BCD 码加法的运算规则;  
(2) 画出其运算的逻辑电路框图;  
(3) 选择适当的器件用最便捷的设计方式实现该运算电路。 (20 分)

2. 当设计有多个输出变量的逻辑电路时, 如果适当考虑它们可能存在的公共项式, 会比对它们进行分别设计更经济。这里有两个逻辑函数  $F$  和  $G$ , 其逻辑表达式分别为:

$$F(A,B,C,D)=\bar{B}\bar{D}+C\bar{D}+A\bar{B}C$$

$$G(A,B,C,D)=BC+ACD$$

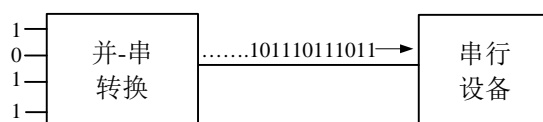
试用最少的门电路且门电路输入端的数目最少来实现该逻辑电路, 并指出你所用到的门电路数目及门电路总的输入端数目各是多少 (设输入变量为双轨制, 即既有原码又可以有反码输入)。 (20 分)

3.  $X=X_2X_1X_0$  和  $Y=Y_2Y_1Y_0$  分别是某数据处理电路的输入和输出, 且均为二进制数。若  
(1)  $0 \leq X \leq 2$  时,  $Y=2X$ ;  
(2)  $3 \leq X \leq 5$  时,  $Y=X-1$ ;  
(3)  $X \geq 6$  时,  $Y=X$ 。

试列出该电路的真值表并用一片 3 线—8 线译码器和适当门电路实现之。 (20 分)

4. 集成计数器 74161 除复位端  $\overline{CR}$  是异步清零之外, 其它功能与 74163 完全相同。试用 74161 设计一个模 5 计数器 (用复位法), 画出逻辑电路图、状态图和在时钟作用下的  $\overline{CR}$  和输出状态端的波形图。 (20 分)

5. 现有一个四位并行数据 1011, 需要低位在前重复传输到一个串行设备, 示意图如下图所示, 试选择适当的器件设计出该并—串转换电路。 (10 分)



6. 一个序列检测器, 当输入  $x$  为 010 或 1001 时, 输出  $z=1$ 。试画出其原始状态图及状态表, 并用状态对图法讨论可能存在的等价状态。 (20 分)

7. 用 J—K 触发器辅以适当的门电路芯片设计一个具有以下计数规律的计数器：

0, 3, 2, 4, 1, 7, 0, 3, 2, 4, 1, 7, 0, 3, 2, .....

要求：用最少的门电路芯片（包括异或门及同或门）。

(20 分)

8. 已知逻辑函数 F 为： $F(A,B,C,D)=\prod M(0,4,5,14,15) \cdot \prod D(6,9,10,12,13)$

试分别用：(1) PROM 实现，画出阵列图；

(2) PLA 实现，画出阵列图。

(20 分)